



(43) 国際公開日
2005 年 6 月 16 日 (16.06.2005)

PCT

(10) 国際公開番号
WO 2005/055418 A1

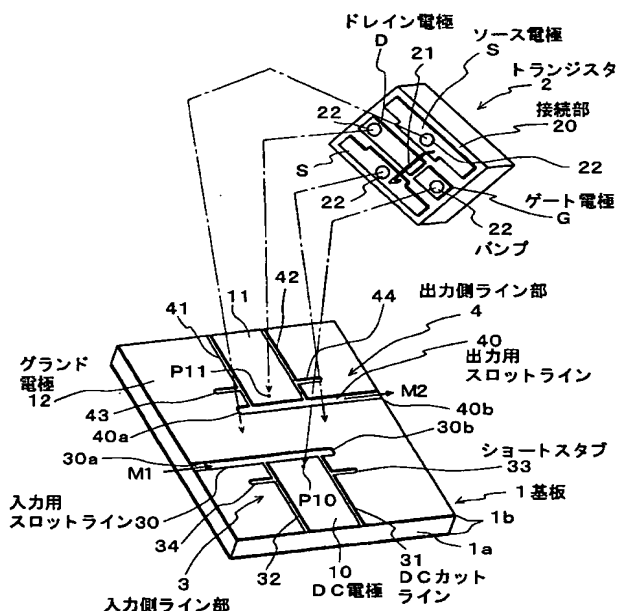
- (51) 国際特許分類: **H03F 3/60, H01P 5/08**
- (21) 国際出願番号: **PCT/JP2004/016664**
- (22) 国際出願日: **2004 年 11 月 10 日 (10.11.2004)**
- (25) 国際出願の言語: **日本語**
- (26) 国際公開の言語: **日本語**
- (30) 優先権データ:
特願2003-407399 **2003 年 12 月 5 日 (05.12.2003) JP**
- (71) 出願人 (米国を除く全ての指定国について): **株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒61788555 京都府長岡京市東神足 1 丁目 1 0 番 1 号 Kyoto (JP).**
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): **松崎 宏泰**

(MATSUZAKI, Hiroyasu) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 向山 和孝 (MUKAIYAMA, Kazutaka) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 坂本孝一 (SAKAMOTO, Koichi) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).

- (74) 代理人: 塚原 孝和 (TSUKAHARA, Takakazu); 〒2100015 神奈川県川崎市川崎区南町2-2-3 ロングウェル川崎202号 Kanagawa (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,

[続葉有]

- (54) Title: HIGH-FREQUENCY AMPLIFIER AND HIGH-FREQUENCY RADIO COMMUNICATION DEVICE
- (54) 発明の名称: 高周波増幅器及び高周波無線通信装置



- | | |
|----------------------------|---------------------------|
| D... DRAIN ELECTRODE | 33... SHORT STUB |
| S... SOURCE ELECTRODE | 1... SUBSTRATE |
| 2... TRANSISTOR | 31... DC CUT LINE |
| 20... CONNECTION UNIT | 10... DC ELECTRODE |
| G... GATE ELECTRODE | 3... INPUT SIDE LINE UNIT |
| 22... BUMP | 30... INPUT SLOT LINE |
| 4... OUTPUT SIDE LINE UNIT | 12... GROUND ELECTRODE |
| 40... OUTPUT SLOT LINE | |

(57) Abstract: There are provided a high-frequency amplifier and a high-frequency radio communication device capable of reducing the insert loss by a transistor and performing accurate circuit design based on the measurement result. An input side line unit (3) and an output side line unit (4) having a parallel input slot line (30) and an output slot line (40) are formed on a substrate (1). In a connection unit (20) of a transistor (2), a gate electrode G, a drain electrode D, and both source electrodes S are formed in the coplanar form. The gate electrode G, the drain electrode D, and the both source electrodes S are flip-chip-connected to DC electrodes (10, 11) and a ground electrode (12) via a bump (22), so that the direction of the slot lines (30, 40) are at a right angle against the arrangement direction of the gate electrode G and the drain electrode D. It is preferable that the both source electrodes S of the transistor (2) be connected by an air bridge (21).

(57) 要約: トランジスタによる挿入損失の低減化と測定結果に基づいた正確な回路設計が可能な高周波増幅器及び高周波無線通信装置を提供する。 平行な入力用スロットライン30, 出力用スロットライン40を有した入力側ライン部3, 出力側ライン部4を基板1に形成する。トランジスタ2の接続部20においては、ゲート電極G, ドレイン電極D及び両ソース電極Sをコプレーナ形状に形成する。そして、ゲート電極G, ドレイン電極D及び両ソース電極Sをバンプ22を介してDC電極10, 11及びグランド電極12にフリップチップ接続することで、スロットライン30, 40の方向とゲート電極G及びドレイン電極Dの並び方向とを直角にする。好ましくは、トランジスタ2の両ソース電極Sをエブリッジ21で接続する。



LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,
NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,
SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

IS, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE,
SN, TD, TG).

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。